



(19)

(11) Publication number:

05327401 A

Generated Document.

PATENT ABSTRACTS OF JAPAN(21) Application number: **04128449**(51) Intl. Cl.: **H03H 9/56**(22) Application date: **21.05.92**

(30) Priority:

(43) Date of application
publication: **10.12.93**(84) Designated contracting
states:(71) Applicant: **MURATA MFG CO LTD**(72) Inventor: **TAKEBE KOZO**

(74) Representative:

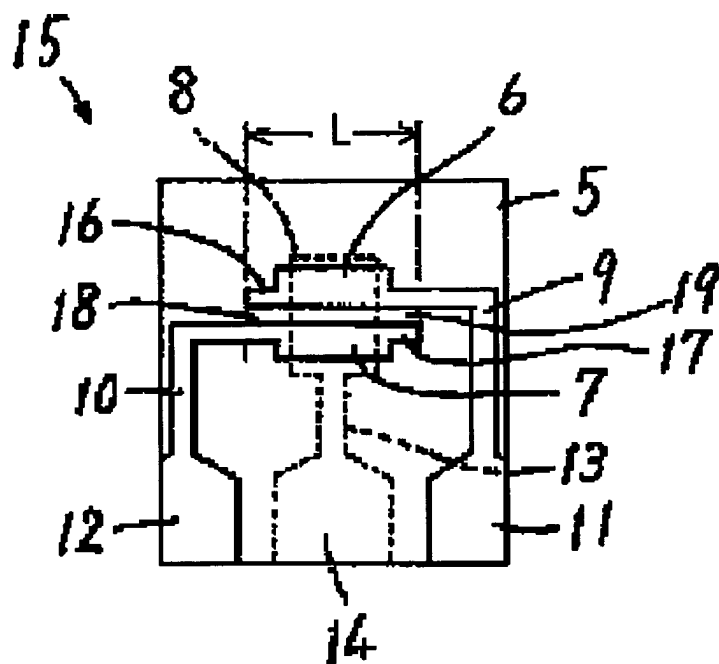
(54) CERAMIC FILTER

(57) Abstract:

PURPOSE: To improve only the selectivity without sacrificing a pass band width and the excellence in a waveform in a ceramic filter adopting the thickness longitudinal vibration and the thickness-shear vibration.

CONSTITUTION: Prolonged parts 16, 17 are formed respectively to 1st and 2nd vibration electrodes 6, 7 formed at a prescribed interval so as to be opposite in common to an earth electrode 8 via a piezoelectric ceramic base 5, 1st and 2nd leadout lines 9, 10 are located in the vicinity of the 1st and 2nd vibration electrodes 6, 7 to form approach parts 18, 19 thereby increasing the static capacitance formed between the 1st and 2nd vibration electrodes 6, 7.

COPYRIGHT: (C)1993,JPO&Japio



(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 5 - 3 2 7 4 0 1

(43) 公開日 平成5年(1993)12月10日

(51) Int. Cl. ⁵

H 0 3 H 9/56

識別記号

庁内整理番号

F I

技術表示箇所

B 7259 - 5 J

審査請求 未請求 請求項の数 1

(全 6 頁)

(21) 出願番号 特願平4-128449

(22) 出願日 平成4年(1992)5月21日

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 武部 浩三

京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

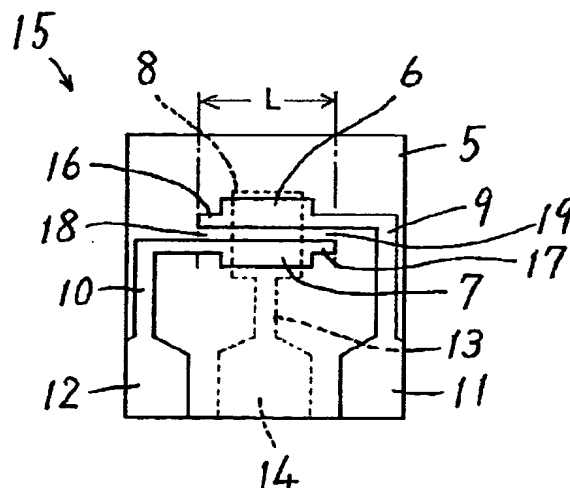
(74) 代理人 弁理士 深見 久郎 (外2名)

(54) 【発明の名称】 セラミックフィルタ

(57) 【要約】

【目的】 厚み縦振動や厚みすべり振動を用いるセラミックフィルタにおいて、通過帯域幅および波形良好性を犠牲にすることなく、選択度のみを改善する。

【構成】 アース電極 8 に対して、圧電セラミック基板 5 を介して共通に対向するように、所定の間隔を隔てて形成された第 1 および第 2 の振動電極 6 および 7 にそれぞれ延長部 16 および 17 を形成するとともに、第 1 および第 2 の引出しライン 9 および 10 を、それぞれ、第 2 および第 1 の振動電極 7 および 6 に近接させて近接部 18 および 19 を形成することによって、第 1 および第 2 の振動電極 6 および 7 の間に形成される静電容量を増加させる。



【特許請求の範囲】

【請求項1】 圧電セラミック基板と、前記圧電セラミック基板の一方主面上に所定の間隔を隔てて形成される少なくとも1対の第1および第2の振動電極と、対をなす前記第1および第2の振動電極の双方に共通に対向するように前記圧電セラミック基板の他方主面上に形成されるアース電極と、前記第1および第2の振動電極にそれぞれ接続されかつ前記圧電セラミック基板の一方主面上に形成される第1および第2の引出しラインとを備える、セラミックフィルタにおいて、前記第1および第2の振動電極の間に形成される静電容量を増加させるべく、前記第1および第2の引出しラインの少なくとも一方が、他方の引出しラインまたは当該他方の引出しラインに接続される前記振動電極に近接して配置されたことを特徴とする、セラミックフィルタ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、たとえば厚み縦振動や厚みすべり振動を用いるセラミックフィルタに関するもので、特に、フィルタにおける選択度の改善を図るための構造に関するものである。

【0002】

【従来の技術】 厚み縦振動や厚みすべり振動を用いるセラミックフィルタは、一般的に、圧電セラミック基板と、その一方主面上に所定の間隔を隔てて形成される少なくとも1対の第1および第2の振動電極と、対をなす第1および第2の振動電極の双方に共通に対向するように圧電セラミック基板の他方主面上に形成されるアース電極とを備えている。このようなセラミックフィルタにおける選択度は、通常、基板を構成するセラミック材料の Q_m と振動電極およびアース電極の寸法設計によって決定される。

【0003】 他方、セラミックフィルタに要求される性能として、通過帯域幅と波形良好性、いわゆる必要周波数特性の忠実度と高選択度の両立性が求められる。

【0004】

【発明が解決しようとする課題】 しかしながら、これら両者を同時に満足させるのは大変困難であり、高選択度を得るためには、狭帯域としなければならなかった。

【0005】 そこで、この発明の目的は、通過帯域幅および波形良好性を犠牲にすることなく、選択度のみを改善することができるセラミックフィルタを提供しようとするところである。

【0006】

【課題を解決するための手段】 この発明は、圧電セラミック基板と、この圧電セラミック基板の一方主面上に所定の間隔を隔てて形成される少なくとも1対の第1および第2の振動電極と、対をなす第1および第2の振動電極の双方に共通に対向するように圧電セラミック基板の他方主面上に形成されるアース電極と、第1および第2

の振動電極にそれぞれ接続されかつ圧電セラミック基板の一方主面上に形成される第1および第2の引出しラインとを備える、セラミックフィルタに向けられるものであって、上述した技術的課題を解決するため、前記第1および第2の振動電極の間に形成される静電容量を増加させるべく、前記第1および第2の引出しラインの少なくとも一方が、他方の引出しラインまたは当該他方の引出しラインに接続される前記振動電極に近接して配置されたことを特徴としている。

10 【0007】

【作用】 この発明の作用を、図1に示した基本的な実施例および図2に示した従来例すなわち比較例を参照しながら説明する。

【0008】 まず、図2を参照して、圧電セラミック基板5の一方主面上には、所定の間隔Gを隔てて、第1および第2の振動電極6および7が形成される。圧電セラミック基板5の他方主面上には、破線で示すように、第1および第2の振動電極6および7の双方に共通に対向するように、アース電極8が形成される。圧電セラミック基板5の一方主面には、さらに、第1および第2の振動電極6および7にそれぞれ接続される第1および第2の引出しライン9および10ならびに第1および第2の端子電極11および12が形成される。また、圧電セラミック基板5の他方主面上には、アース電極8に接続されるアース引出しライン13およびアース端子電極14が形成される。

【0009】 このような従来のセラミックフィルタ15aの構造が、図3において、原理的に示されている。図3において、図2に示した要素に相当する要素には、同様の参照符号を用いている。

【0010】 図3に示すセラミックフィルタは、多重モードフィルタと呼ばれ、2つの異なった周波数の共振が同時に圧電セラミック基板5内に閉込められ、これら2つの振動の位相関係は互いに異なっている。これら2つの振動の振幅分布は、それぞれ、実線および破線で示され、実線で示したものは、対称モード（Sモード）と呼ばれ、破線で示したものは、斜対称モード（Aモード）と呼ばれる。

【0011】 このような図3または図2に示したセラミックフィルタ15aを設計するにあたって、まず、使用される回路の入・出力インピーダンスが指定されるので、これから、電極面積すなわち振動電極6および7とアース電極8との重なり面積が決定される。次に、必要とされる通過帯域幅の調整が、間隔Gの寸法を調整することによって行なわれる。最後に、Sモードの大きさのコントロールが、圧電セラミック基板5の分極の大きさで行なわれる。このようにして、図4に示すような周波数特性が得られる。図4の上部には、モード配置が示されている。

【0012】 このとき、選択特性改善のため、Sモード

の $f_{as}-f_{rs}$ の値すなわち Δf_s を、分極を小さくすることによって、小さくすると、図5に示すように、リップル波形となり都合が悪い。すなわち、 f_{as} と f_{rA} と同一周波数であることが最も好ましい。

【0013】上述した最も好ましい状態により近づけようとするのが、この発明によって可能とされ、図1に、そのための改良が図示されている。図1において、図2に示した要素に相当する要素には、同様の参照符号が付されている。図1に示したセラミックフィルタ15では、第1および第2の振動電極6および7の間に形成される静電容量を増加させるべく、第1の引出しライン9が第2の振動電極7に近づけられ、同様に、第2の引出しライン10が第1の振動電極6に近づけられ、さらに、第1の振動電極6には、第2の引出しライン10に近接して延びる延長部16が形成され、同様に、第2の振動電極7には、第1の引出しライン9に近接して延びる延長部17が設けられる。これらの対策によって、図2に示したセラミックフィルタ15aと比較したとき、延長部16と第2の引出しライン10との間および延長部17と第1の引出しライン9との間でそれぞれ近接部18および19が新たに形成され、したがって、第1および第2の振動電極6および7の間に形成される静電容量が増加されている。

【0014】上述の図1に示すような構成を採用すると、 Δf_s を変えずに、図6に示すように、Aモードの反共振周波数 f_{sA} を共振周波数 f_{rA} に近づけることができる。図6において破線で示す周波数特性が、この場合である。すなわち、 Δf_A を小さくすることができ、選択度を高めることができる。

【0015】図7は、多重モードフィルタの等価回路図であるが、ここにおいて、 C_1 が第1および第2の振動電極6および7の間に形成される静電容量と関連し、この C_1 を大きくすることにより、 Δf_A を小さくすることができる。図1において、寸法Lの大きさをコントロールすることにより、上述した静電容量の増加分をコントロールできる。しかしながら、寸法Lが余りに大きくなると、フィルタの減衰レベルが悪化するので、適正值を選ぶ必要がある。

【0016】

【発明の効果】このように、この発明によれば、第1および第2の振動電極とアース電極との重なり部分においては設計変更をすることなく、たとえば引出しラインが延びる経路を変更するなどして、第1および第2の振動電極の間に形成される静電容量を増加させることができる。そのため、Aモードの反共振周波数 f_{sA} を下げることで、応じて通過帯域幅および波形良好性を犠牲にすることなく、選択度のみを改善することができる。

【0017】

【実施例】この発明では、前述した図1に示したセラミックフィルタ15に加えて、さらに、以下に述べるよう

な実施例がある。

【0018】図8は、この発明の他の実施例によるセラミックフィルタ20を示し、図9は、その比較例となる従来のセラミックフィルタ20aを示している。これらの図面では、圧電セラミック基板の一方主面上に形成される電極パターンのみが図示されている。これらセラミックフィルタ20および20aは、2素子フィルタである。

【0019】図8および図9をともに参照して、これらセラミックフィルタ20および20aの共通点について説明すると、図示しないアース電極に圧電セラミック基板を介して共通に対向する第1組の第1および第2の振動電極21および22を備え、それぞれに第1および第2の引出しライン23および24が接続される。第2の引出しライン24には、一方の端子電極25が接続される。同様に、第2組の第1および第2の振動電極26および27を備え、この第1の振動電極26は、前述した第1の引出しライン23に接続される。他方、第2の振動電極27は、第2の引出しライン28に接続され、この第2の引出しライン28には、他方の端子電極29が接続される。ここまで述べた構成は、図8および図9に共通である。

【0020】図8に示したセラミックフィルタ20では、さらに、第2の引出しライン24および28のそれぞれに延長部30および31が形成される。これら延長部30および31は、それぞれ、第1の振動電極21および26に対して近接部32および33を与え、ここに、新たな静電容量を発生させる。その結果、第1および第2の振動電極21および22、ならびに第1および第2の振動電極26および27のそれぞれの間に形成される静電容量が、図9に示したセラミックフィルタ20aの場合に比べて増加される。これによって、選択度の改善が可能となる。

【0021】図10は、この発明のさらに他の実施例によるセラミックフィルタ34を示し、図11は、その比較例となる従来のセラミックフィルタ34aを示している。これらの図面では、圧電セラミック基板の図示が省略されているが、この圧電セラミック基板の一方主面に形成される電極パターンが実線で示され、他方主面に形成される電極パターンが破線で示されている。これらセラミックフィルタ34および34aは、3素子フィルタである。

【0022】図10および図11をともに参照しながら、これらセラミックフィルタ34および34aに共通する構成について説明する。アース電極35に共通に対向するように、第1組の第1および第2の振動電極36および37が形成される。これら第1および第2の振動電極36および37には、それぞれ、第1および第2の引出しライン38および39が接続される。第1の引出しライン38には、一方の端子電極40が接続される。

また、アース電極41に共通に対向するように、第2組の第1および第2の振動電極42および43が形成される。第1の振動電極42には、第1の引出しライン44が接続され、第2の振動電極43には、前述した第2の引出しライン39が接続される。さらに、アース電極45に共通に対向するように、第3組の第1および第2の振動電極46および47が形成される。第1の振動電極46には、前述した第1の引出しライン44が接続され、第2の振動電極47には、第2の引出しライン48が接続され、この第2の引出しライン48には、もう一方の端子電極49が接続される。ここまで述べた構成は、図10および図11において共通している。

【0023】図10に示したセラミックフィルタ34は、図11に示したセラミックフィルタ34aと比較して、第1および第2の引出しライン44および39の延びる経路が変更されている。すなわち、これら第1および第2の引出しライン44および39は、近接部50を形成するように、互いに近接して配置される。このようにして、近接部50において、第1および第2の振動電極42および43の間に形成される静電容量を増加させる新たな静電容量が形成される。これによって、図10に示したセラミックフィルタ34においても、選択度が改善される。

【0024】図12は、図10に示したセラミックフィルタ34（実線）および図11に示したセラミックフィルタ34a（一点鎖線）のそれぞれのフィルタ波形を示している。図12からわかるように、この発明の実施例によるセラミックフィルタ34は、従来のセラミックフィルタ34aに比べて、選択度が改善されている。

【0025】この発明は、上述した各実施例によるセラミックフィルタに限らず、たとえば、4素子以上のセラミックフィルタにも適用することができる。

【図面の簡単な説明】

【図1】この発明の一実施例によるセラミックフィルタ15を示す平面図である。

【図2】図1に示したセラミックフィルタ15の比較例となる従来のセラミックフィルタ15aを示す平面図である。

【図3】多重モードフィルタの構造を原理的に示す断面図である。

【図4】多重モードフィルタのフィルタ特性およびモード配置を示す図である。

【図5】Sモードの $f_{as} - f_{rs}$ の値を小さくした場合のフィルタ波形およびモード配置を示す図である。

【図6】図1に示した構成により得られるフィルタ波形およびモード配置の変化を示す図である。

【図7】多重モードフィルタの等価回路図である。

【図8】この発明の他の実施例によるセラミックフィルタ20の電極パターン図である。

【図9】図8に示したセラミックフィルタ20の比較例となる従来のセラミックフィルタ20aの電極パターン図である。

【図10】この発明のさらに他の実施例によるセラミックフィルタ34の電極パターン図である。

【図11】図10のセラミックフィルタ34の比較例となる従来のセラミックフィルタ34aの電極パターン図である。

【図12】図10に示したセラミックフィルタ34（実線）および図11に示したセラミックフィルタ34a（一点鎖線）のそれぞれのフィルタ波形図である。

【符号の説明】

5 圧電セラミック基板

6, 7, 21, 22, 26, 27, 36, 37, 42, 43, 46, 47 振動電極

8, 35, 41, 45 アース電極

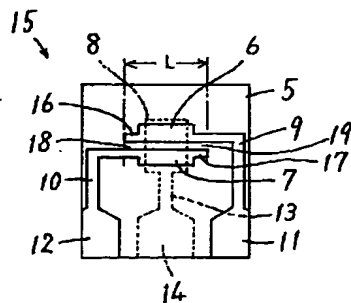
9, 10, 23, 24, 28, 38, 39, 44, 48 引出しライン

15, 20, 34 セラミックフィルタ

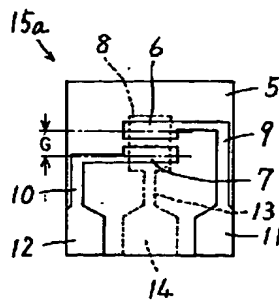
16, 17, 30, 31 延長部

18, 19, 32, 33, 50 近接部

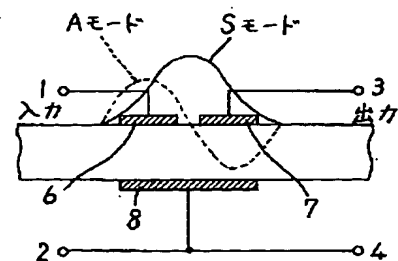
【図1】



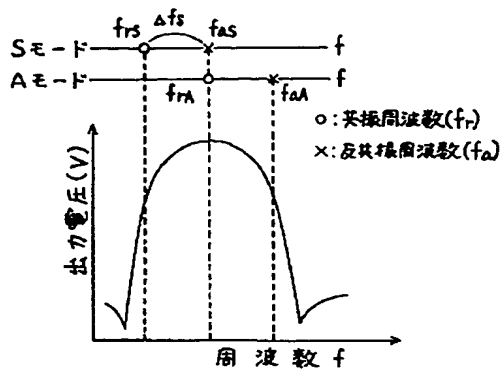
【図2】



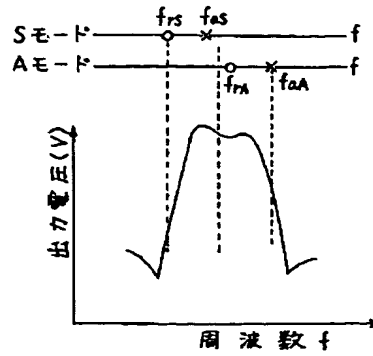
【図3】



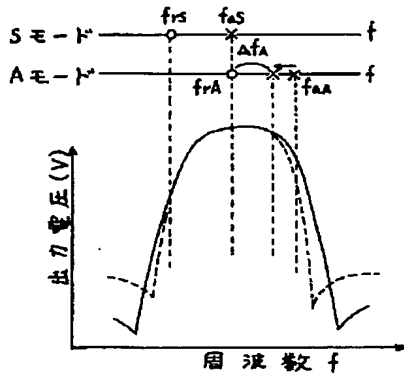
【図4】



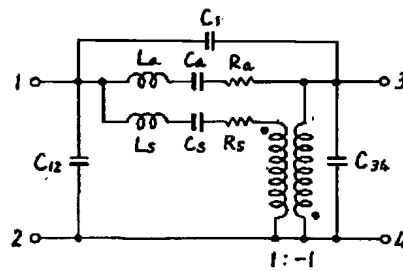
【図5】



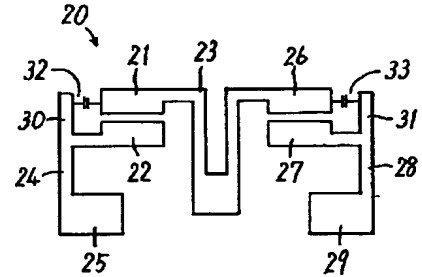
【図6】



【図7】

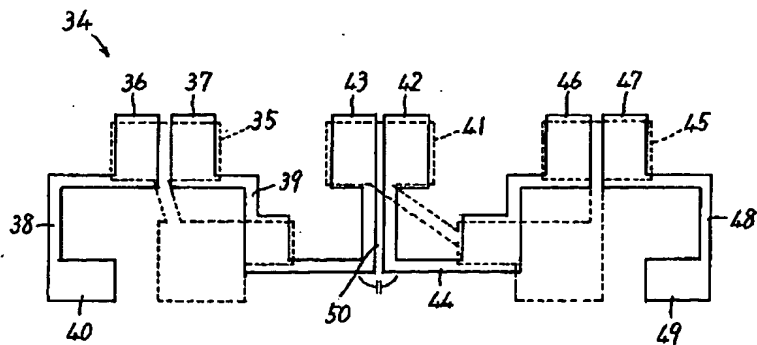
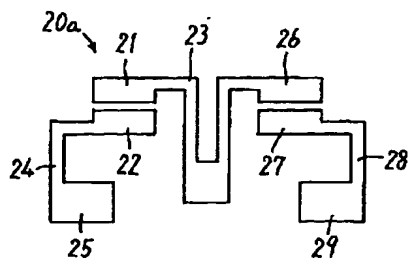


【図8】

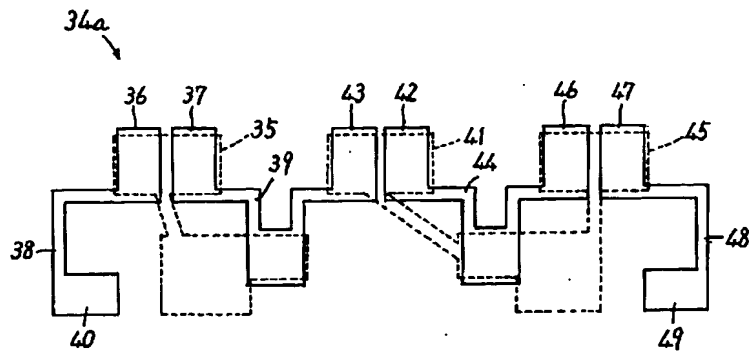


【図10】

【図9】



【図11】



【図12】

